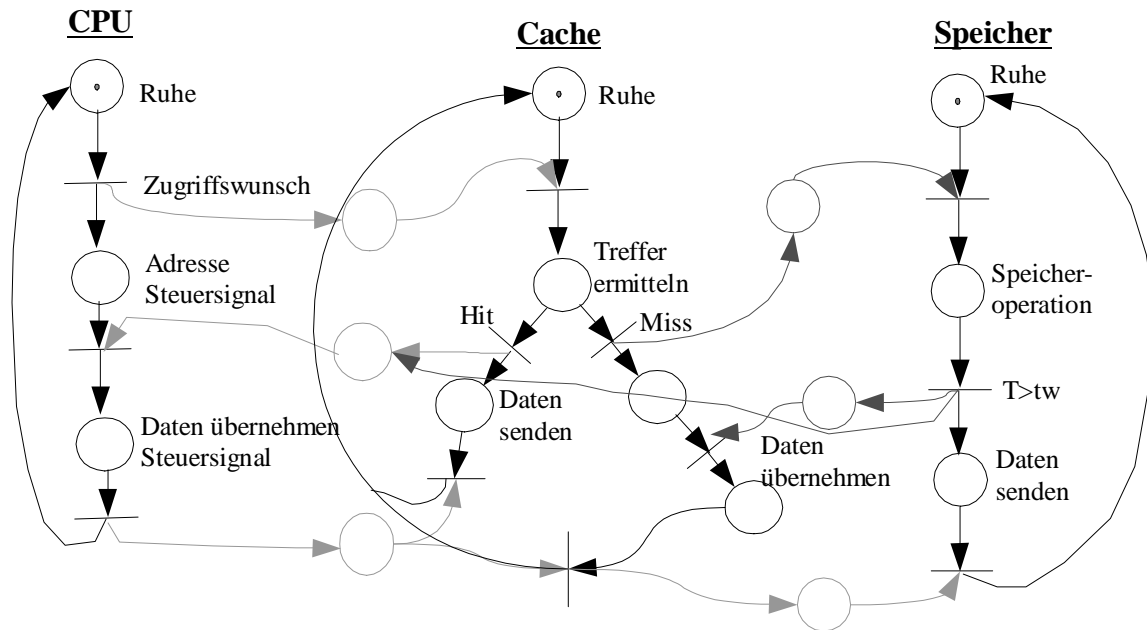
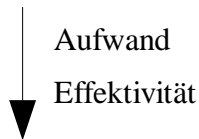


[Vorlesung vom 12.06.2003]



Folie 4.50

Cache-Architekturen:
 Direct Mapped
 n-way-Set-Associative
 Fully Associative



Folie 4.70

Folie 4.80

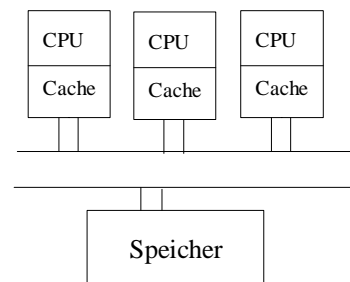
Folie(?): Trefferraten eines Cache-Speichers mit dem integrierten Cache-Controller 82385

Strategien:

- Lagestrategie
 - * bestimmt Zeitpunkt des Ladens
 - * on demand
 - * predemand (spekulatives Laden)
- Ersetzungsstrategie
 - * LRU (Least Recently Use)
 - * Pseudo-LRU
- Schreibstrategie
 - * Write Thru (schreiben wird nicht schneller, weil Cache und Speicher gleichzeitig geschrieben werden)
 - * Write Back (erst schreiben in den Cache, danach dann in den Speicher; Dirty Bits müssen zuerst geschrieben werden)

[Vorlesung vom 19.06.2003]

Konsistenz: Übereinstimmung Cache <-> Speicher
 Kohärenz: Übereinstimmung zwischen verschiedenen Caches



Folie 4.90

I = Invalid
E = Exclusive
M = Modified
S = Shared

Folie 4.100

Folie 4.110

Folie 4.120

Folie 4.130

4.3 Bus-Hierarchie

Folie 4.150

Folie 4.160

PCI – Peripheral Component Interconnect
EISA – Extended Industry Standard Architektur
PCEB – PCI-EISA-Bridge
ESC – EISA System Component
AGP – Advanced Graphics Port

Folie: Aufbau eines typischen PC-Motherboards

Folie 4.170

5. Beispiel-Architekturen

Folie 5.10

Pentium Pro ist 1. Intel-PC-CPU mit Out-of-Order
Konverter CISC -> RISC

- einfache Befehle: z.B. ADD AX,BX
-> je ein RISC-Befehl
- mittelkomplexe Befehle: z.B. ADD [EAX],BX
-> mehrere RISC-Befehle
- hochkomplexe Befehle: z.B. „ENTER“
-> „Microprogramm“

Folie 5.21

Folie 5.22

Folie 5.23

Folie: Architektur des PowerPC 620

POWER PC = Performance Optimized With Enhanced RISC Processor Chip

[Vorlesung vom 26.06.2003]

IA-64 = Merced = Itanium:

Folie: IA-64 Übersicht (Webseite?)

- VLIW (very large instruction word), in-order, RISC

Folie: Itanium Blockschaltbild

- 128 Integerregister, je 64 bit
- 128 Gleitkomma-Register, je 82 bit
- 64 Prädikat-Register, je 1 bit

Prädikatierung: Jeder einzelne Befehl kann bedingt sein

Folie: Beispiel zur Prädikatierung (1)

Folie: Beispiel zur Prädikatierung (2)

EPIC: Explicitly Parallel Instruction Computing

6. Leistungsbewertung von Rechnerarchitekturen

Ziel:

- Vergleich
- Entwurfsprozess
- Verkaufsargument

6.1. Taktfrequenz

1 Hz = 1 s⁻¹ (z.B. MHz, GHz)

$$f = \frac{1}{T}$$

„P-Rating“ (AMD)

„CPI“ = Clocks per Instruction

$$CPI = \frac{Taktanzahl}{Befehlszahl}$$

„mittlere Operationszeit“

Berechnung aus Befehlskategorien:

z.B.

- LOAD/STORE
- Verzweigung/Sprung
- Integer
- Gleitkomma
- Logik/Schieben
- sonstige

CPI_i

p_i

$$\sum p_i = 1,0$$

$$CPI = \sum_{i=1}^n CPI_i * p_i$$

Typische Werte:

alte CISC: CPI > 1

einfache RISC: CPI = 1...2

skalare Architekturen: CPI < 1

Beispiele:

8086: 12

80386: 4,5

i486: 1,8

Pentium: 0,6

6.2.Leistung

„Befehle pro Zeit“

MIPS: „Million Instructions per Second“

$$L[MIPS] = \frac{\text{Befehlsanzahl}}{\text{Zeit}[\mu s]}$$

$$L[MIPS] = \frac{f[MHz]}{CPI}$$

Beispiel:

	CISC (einfach)	RISC (einfach)
Testprogramm	ADD[R2],R1	MOV R3,[R2] ADD R3,R1 MOV [R2],R3
Taktanzahl	3	2+1+2=5
Taktfrequenz	1500 MHz	2000 MHz
Ausführungszeit	2 ns	2,5 ns
MIPS	500	1200

„Relative MIPS“

Bezug auf Referenzmaschine

Klassische Referenzmaschine VAX 11/780 („1-MIPS-Maschine“)

$$L_{rel} = \frac{\text{Zeit}_{\text{Referenzmaschine}}}{\text{Zeit}_{\text{AktuelleMaschine}}} * L_{\text{Referenzmaschine}}$$

Unterscheidung:

- „Peak Performance“ (Spitzenleistung)
- „Sustained Performance“ (Dauerleistung)

[Vorlesung vom 03.07.2003]

Leistung bei Gleitkomma

MFLOPS – Mega Floating Point Operation per Second

GFLOPS – Giga

TFLOPS – Tera

$$L_{GK} [MFLOPS] = \frac{\text{Anzahl GK - Befehle}}{\text{Zeit} [\mu s]}$$

$$L_{GK} [GFLOPS] = \frac{\text{Anzahl GK - Befehle}}{\text{Zeit} [ns]}$$

Reale GK-Operationen	„Normalisierte“ GK-Operationen
ADD, SUB, MULT, COMP	1
DIV, SQRT	4
EXP, LOG, SIN	8

Beispiele:

	MIPS	GFLOPS
8086 (5 MHz)	0,4	-
Pentium 4 Xeon (3 GHz)	6000	8
Earth Simulator	-	35000

6.3.Einfluss der Speicherzugriffe

Formel nach Sieworek, Bell und Newell:

$$L_{SBN} \left[\frac{1}{s} \right] = \frac{1}{CPI * T [s] + S * t_s}$$

S [bit] – Speicherbedarf pro Durchschnittsbefehl

t_s [s/bit] – Zusätzliche Speicherzugriffszeit

Erforderliche Speicherbandbreite für ein verzögerungsfreies Speichersystem:

$$\text{Speicherbandbreite} \left[\frac{\text{bit}}{s} \right] = \frac{1}{CPI * T} * S$$

6.4.Programme zur Leistungsbewertung

Ziel: realistische, vergleichbare, reproduzierbare Leistungsbewertung
berücksichtigt:

- Taktfrequenz
- CPU-Architektur
- Speichersystem einschließlich Cache
- Compiler

„Benchmark-Programme“ - Standardisierte Testprogramme zur Leistungsbestimmung
hier: Benchmarks für die Rechenleistung

Arten von Benchmarks:

a) Reale Programme:

- eingeschränkt
- eventuell mit Interaktionen oder I/O

b) Kernels:

- extrahierte Kernbefehlsfolgen
 - ohne Interaktion und I/O
- z.B.:
- „Linpack“
 - „Livermore Loops“
 - „SPEC“ (System Performance Evaluation Cooperative)
- z.B.: CINT2000, CFP2000

c) Toys („Spiel-Benchmarks“):

- einfache, kurze Algorithmen
 - leicht portierbar
 - begrenzte Aussagekraft
- z.B.:
- „Sieve“ (Primzahlensuche nach Erastostenes)
 - „Puzzle“

d) Synthetische Benchmarks:

- Befehlsfolgen ohne „Sinn“, aber korrekter Befehlshäufigkeit
- z.B.:
- Whetstone
 - Dhrystone

7. Parallele Rechnerarchitekturen

bisher: Micro-Parallelität (im Inneren der CPU)
hier: Makro-Parallelität

Klassifikation nach Flynn:

SISD	MISD
SIMD	MIMD

single/multiple instruction, single/multiple data

[Vorlesung vom 10.07.2003]

Folie: 7.10

Folie: 7.20

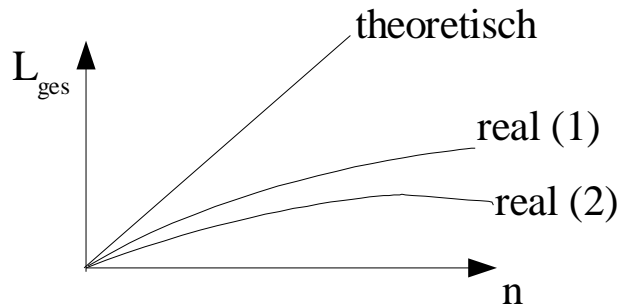
SIMD: Vektorprozessor

SSE, MMX: SIMD-Ergänzungen in x86-Prozessoren

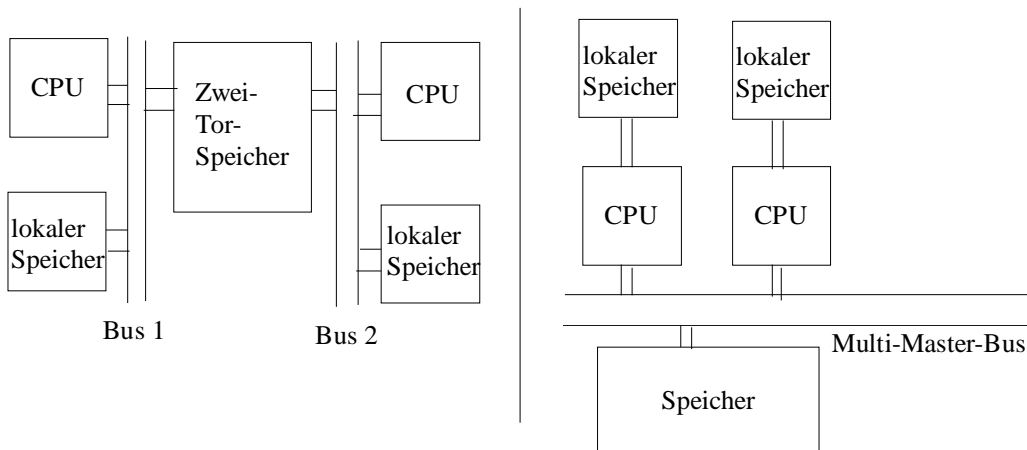
Folie: 7.30

Folie: 7.40

Folie: 7.50



Enge Kopplung z.B.



Lose Kopplung z.B.

- serielle E/A
- parallele E/A
- LAN, WAN

Folie: 7.60

Shared Memory	Distributed Memory	Virtual Shared Memory
Kommunikation: gemeinsame Speicherinhalte	Kommunikation: Nachrichtenaustausch („Message Passing“)	Kommunikation: verdeckter Nachrichtenaustausch

Klausur:

<http://tin.tu-ilmenau.de/ra/skripte>

Folien, die dran kommen können: 3.20, 3.40, 3.70, 3.110, 4.20, 4.50, 4.70, 4.100 bis 4.130, 7.10, 7.20, 7.40, 7.60 (obere Hälfte)